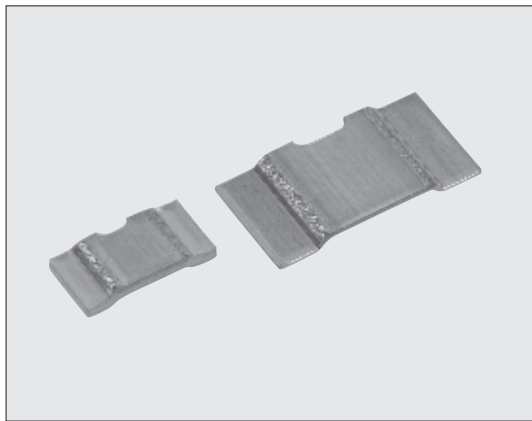
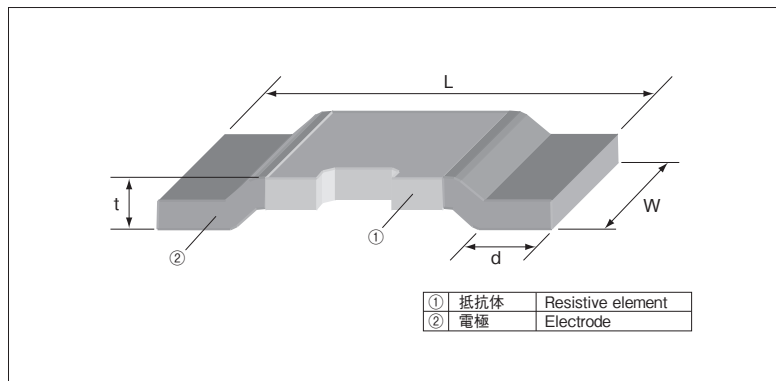


PSJ2・PSL2 チップ形パワーシャント Chip Type Power Shunt



■構造図 Construction



■特長 Features

- 超低抵抗であり、大電流の検出に適しています。
- 自動実装が可能です。
- リフローはんだ付けに対応します。(フロー対応部品ではありません)
- 欧州RoHS対応品です。
- AEC-Q200に対応 (データ取得) しています。
- Ultra low resistance, suitable for large current sensing.
- Automatic mounting machines are applicable.
- Suitable for reflow soldering. (Not suitable for flow soldering.)
- Products meet EU-RoHS requirements.
- AEC-Q200 qualified.

NEW
NEW
NEW
開発中

■外形寸法 Dimensions

形名 Type (Inch Size Code)	抵抗値(Ω) Resistance	寸法 Dimensions (mm)			Weight (g) (1000pcs)
		L	W	d	
PSJ2 (3920)	0.2m	10.0±0.25	5.2±0.25	2.0±0.25	1.98±0.2
	0.5m				1.27±0.2
	1m				0.89±0.2
	2m				1.17±0.2
	3m				0.95±0.2
PSL2 (2512)	4m	6.3±0.15	3.15±0.15	1.15±0.15	0.84±0.2
	0.2m				1.40±0.15
	0.3m				1.32±0.15
	0.5m				1.12±0.15

開発中 = Under development

■品名構成 Type Designation

例 Example

PS	J	2	N	TEB	L500	F
品名 Product Code	形状&定格電力 Style & Power Rating	端子数 Terminal Number	端子表面材質 Terminal Surface Material	二次加工 Taping	公称抵抗値 Nominal Resistance	抵抗値許容差 Resistance Tolerance
	J(0.2m): 12W J(0.5m): 10W J(1m): 8W J(2m): 6W J(3m): 5W J(4m): 5W L(0.2m): 9W L(0.3m): 8W L(0.5m): 8W		N: 表面処理なし N: No surface treatment	TEB: 8mm pitch plastic embossed BK: Bulk	4 digits L200: 0.2mΩ L300: 0.3mΩ L500: 0.5mΩ 1L00: 1mΩ 2L00: 2mΩ 3L00: 3mΩ 4L00: 4mΩ	F: ±1%

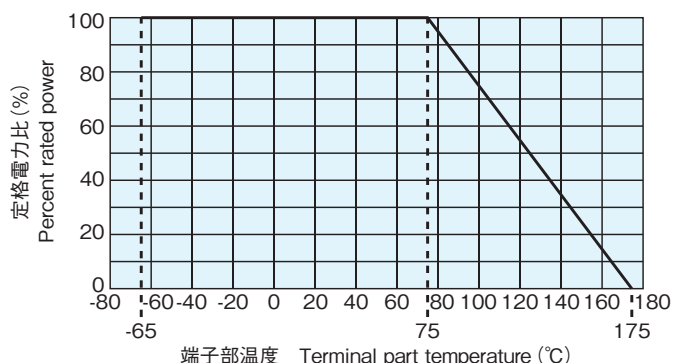
環境負荷物質含有についてEU-RoHS以外の物質に対するご要求がある場合にはお問い合わせください。
テーピングの詳細については巻末のAPPENDIX Cを参照してください。
Contact us when you have control request for environmental hazardous material other than the substance specified by EU-RoHS.
For further information on taping, please refer to APPENDIX C on the back pages.

■定格 Ratings

形名 Type	定格電力 Power Rating (定格電流 Current Rating)	抵抗温度係数 T.C.R. ($\times 10^{-6}/K$)	抵抗値範囲 Resistance Range (Ω)	抵抗値許容差 Resistance Tolerance	定格端子部温度 Rated Terminal Part Temp.	使用温度範囲 Operating Temp. Range	テーピングと包装数/リール Taping & Q'ty/Reel (pcs)
PSJ2	12W (244A)	±200	0.2m	F: ±1%	75°C	-65~+175°C	TEB 3,000
	10W (141A)	±100	0.5m				
	8W (89A)	±75	1m				
	6W (54A)	±75	2m				
	5W (41A)	±50	3m				
5W (35A)	4m						
PSL2	9W (212A)	250±100	0.2m	F: ±1%	75°C	-65~+175°C	5,000
	8W (163A)	±175	0.3m				
	8W (126A)	±115	0.5m				

開発中 = Under development

■負荷軽減曲線 Derating Curve



上記の端子部温度以上で使用される場合は、負荷軽減曲線に従って定格電力を軽減してご使用ください。

※ご使用方法につきましては巻頭の“端子部温度の負荷軽減曲線の紹介”を参照願います。

For resistors operated terminal part temperature of described for each size or above, a power rating shall be derated in accordance with derating curve.

※Please refer to “Introduction of the derating curves based on the terminal part temperature” on the beginning of catalog berofe use.

■性能 Performance

試験項目 Test Items	規格値 Performance Requirements $\Delta R \pm \%$		試験方法 Test Methods
	保証値 Limit	代表値 Typical	
抵抗温度係数 T.C.R	規定値内 Within specified T.C.R	—	+25°C/+125°C
過負荷(短時間) Overload (Short time)	0.5	0.1	PSJ(0.2mΩ)：電力36Wを5秒印加 36W for 5s. PSJ(0.5mΩ)：電力30Wを5秒印加 30W for 5s. PSJ(1mΩ)：電力20Wを5秒印加 20W for 5s. PSJ(2mΩ)：電力18Wを5秒印加 18W for 5s. PSJ(3mΩ)：電力12.5Wを5秒印加 12.5W for 5s. PSJ(4mΩ)：電力10Wを5秒印加 10W for 5s. PSL(0.2mΩ)：電力27Wを5秒印加 27W for 5s. PSL(0.3mΩ,0.5mΩ)：電力24Wを5秒印加 24W for 5s.
はんだ耐熱性 Resistance to soldering heat	0.5	0.1	260°C±5°C、15s±1s
温度急変 Rapid change of temperature	0.5	0.1	-55°C (30min.)/+150°C (30min.) 1000 cycles
耐湿負荷 Moisture resistance	0.5	0.05	85°C±3°C、85%±3%RH、1000h、10% Bias
端子部温度75°C以下での耐久性 Endurance at 75°C and less of terminal part temperature	1.0	0.3	Terminal part temp. : 75°C±3°C、1000h、1.5h ON/0.5h OFF cycle
低温放置 Low temperature exposure	0.5	0.02	-65°C、1000h
高温放置 High temperature exposure	1.0	0.5	+175°C、1000h

■使用上の注意 Precautions for Use

- シャント抵抗としてご使用になる場合、周囲のコイルとの電磁誘導を考慮してパターンレイアウトしてください。
- PSJ2/PSL2の抵抗値においては、ランドパターンの大きさや接続はんだの量により、はんだ付け後の抵抗値が変動することがあります。事前に抵抗値低下・上昇の影響をご確認の上機器設計してください。
- In case of using the low ohm resistors as shunt resistors, please lay out a pattern considering the electromagnetic induction induction with surrounding inductors.
- For resistance values of PSJ2/PSL2 the resistance the resistance value after soldering may change depending on the size of pad pattern or solder amount. Make sure the effect of decline/increase of resistance value before designing.